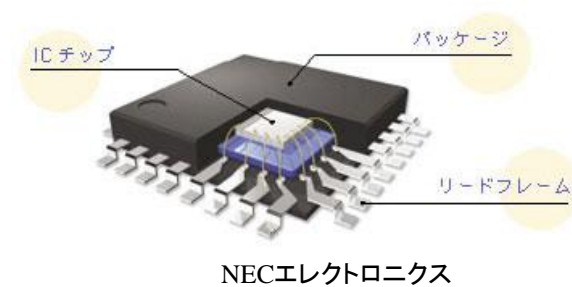


半導体 -基礎編



シリコン

半導体材料として一番使われているのはシリコン(珪素/Si)で、地球上で酸素に次いで多く賦存。
Si単体よりも酸素と固く結びついてケイ石に存在

高純度シリコンの精製

アーク電気炉でケイ石を溶融

→炭素やグラファイトで還元して金属シリコン

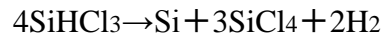
(Si純度98%)

→粉状に微細化

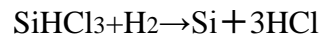
→塩酸に溶かしてトリクロルシラン(SiHCl₃)

→蒸留・精製して高純度化

集積回路(IC)に使用されるSiは99.99999999%
(イレブン・ナイン)の超高純度の結晶構造が要求される。(純金の純度は99.99%)



または



原料の高純度ケイ石は北欧で産出。上記の精製法は電力消費が多く、電気料金の高い日本を避けて、海外で精製して輸入し、それ以降の工程を日本で実施する

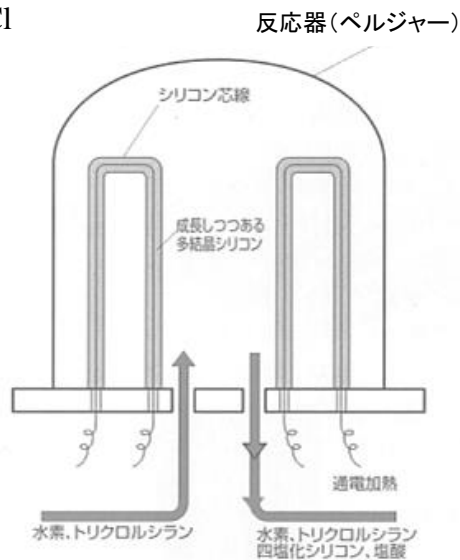


図33-4 多結晶シリコンの析出・成長 ①

	II(12)族	III(13)族	IV(14)族	V(15)族	VI(16)族
	5 B ホウ素	6 C 炭素	7 N 窒素	8 O 酸素	
	13 Al アルミニウム	14 Si シリコン	15 P リン	16 S 硫黄	
30 Zn 亜鉛	31 Ga ガリウム	32 Ge ゲルマニウム	33 As ヒ素	34 Se セレン	
48 Cd カドミウム	49 In インジウム	50 Sn 錫	51 Sb アンチモン	52 Te テルル	
80 Hg 水銀	81 Tl タリウム	82 Pb 鉛	83 Bi ビスマス	84 Po ポロニウム	

図33-1 元素の周期律表(部分)

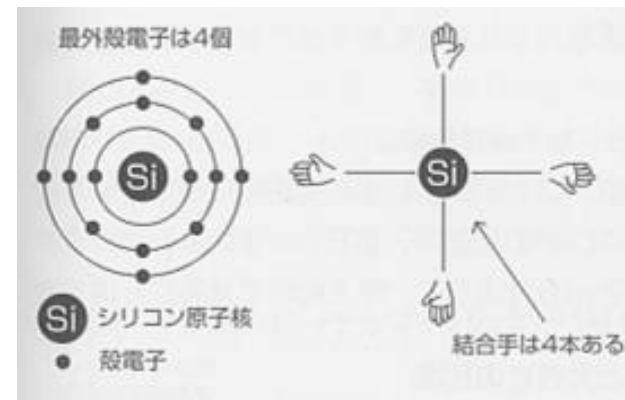


図33-2 シリコン原子と結合の手 ①

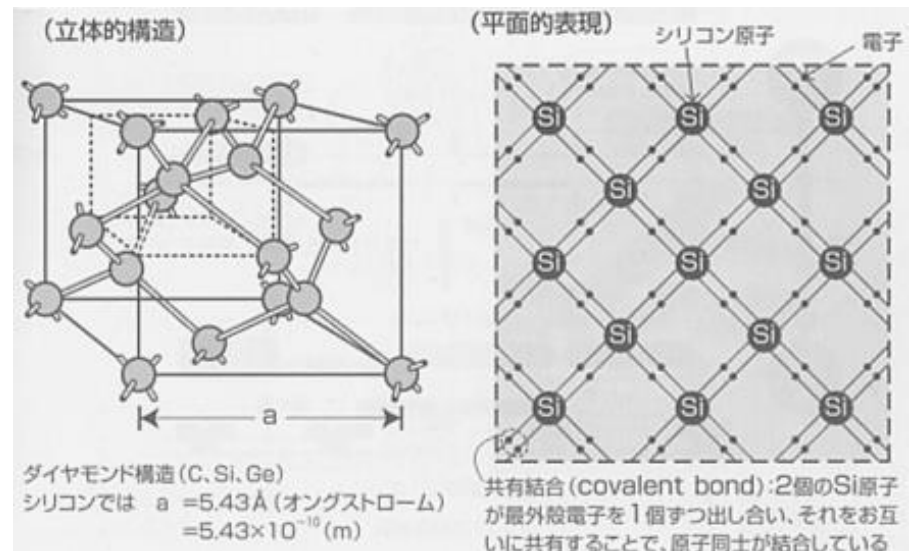


図33-3 シリコンの結晶格子 ①

半導体とは何か

半導体: 電気の**導体**(銅や鉄など)と電気を通さない**絶縁体**(ゴムやガラスなど)との中間の比抵抗をもつ材料。この比抵抗は、不純物の添加、温度、光の照射、原子結合の欠陥により大きく左右される

半導体デバイス: 半導体材料によって作られて電子部品。しかし一般的には半導体デバイスのことを略して半導体ということが多い

半導体材料

真性半導体 — 不純物をほぼまったく含まない、純正な元素だけでできている半導体

不純物半導体 — ある種の元素を真性半導体に微量添加した半導体。その添加により真性半導体とはまったく異なるさまざまな性質が現れる

元素半導体 — 初期にはGeを多用。現在ではほとんどがSi(シリコン)。周期律表IV族の元素

化合物半導体 — III族とV族の元素、あるいはIV族同士化合物。GaAs、GaP、AlGaAs、SiCなど

酸化物半導体 — 金属の酸化物による半導体。ZnO、NiO、SnO₂、TiO₂など

p型とn型

半導体にはn型とp型がある。ホウ素(B)を溶かし込んだ不純物半導体では電子が1個不足で半導体内を正孔が自由に動く(p型)。代わりにリン(P)を溶かし込むと電子が1個あまり、この電子が自由に動き回る(n型)

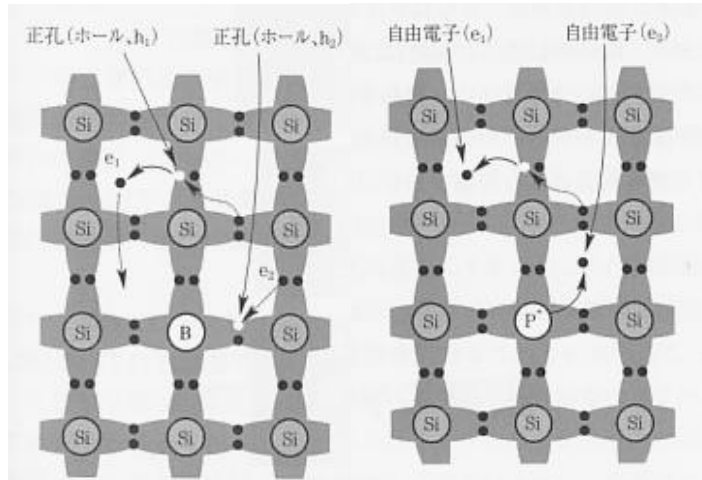


図33-6 p型(左)とn型(右)半導体の構造 (はじめての半導体シリコン)

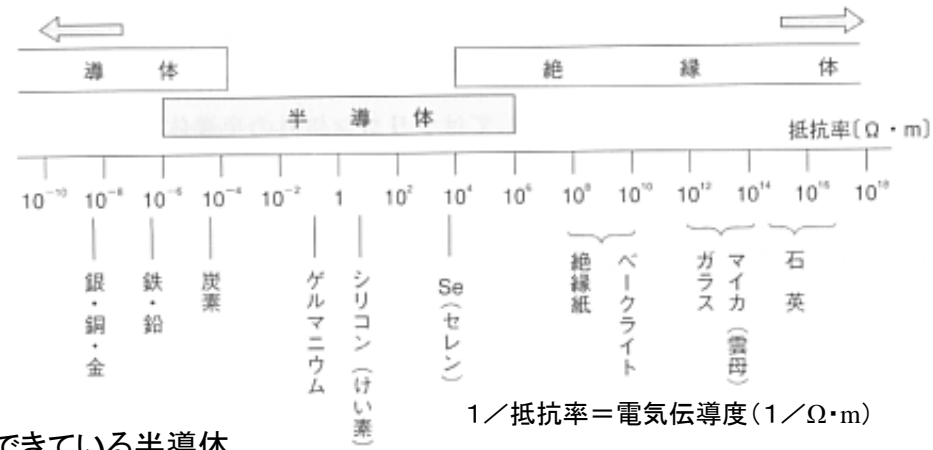


図33-5 電気材料用物質の抵抗率 ③

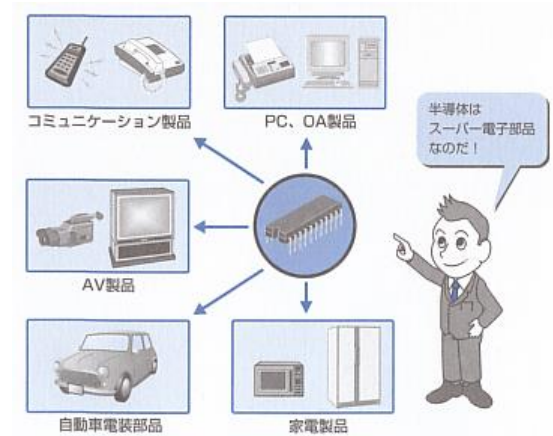


図33-7 身の回りの半導体製品 ⑦

ウェーハの製造

多結晶シリコンを粗く砕き石英製ルツボ炉で熔融し、回転させながらピアノ線で吊るして**単結晶シリコン**を引き上げ**インゴット**を作る。インゴットは円柱状のブロックに切断され、ついで厚さ800 μm の円板状にスライスされ**シリコンウェーハ**が得られる。ウェーハはICとして完成時には研磨され、厚さ約350 μm となる



図33-8 シリコンインゴットとウェーハ ②

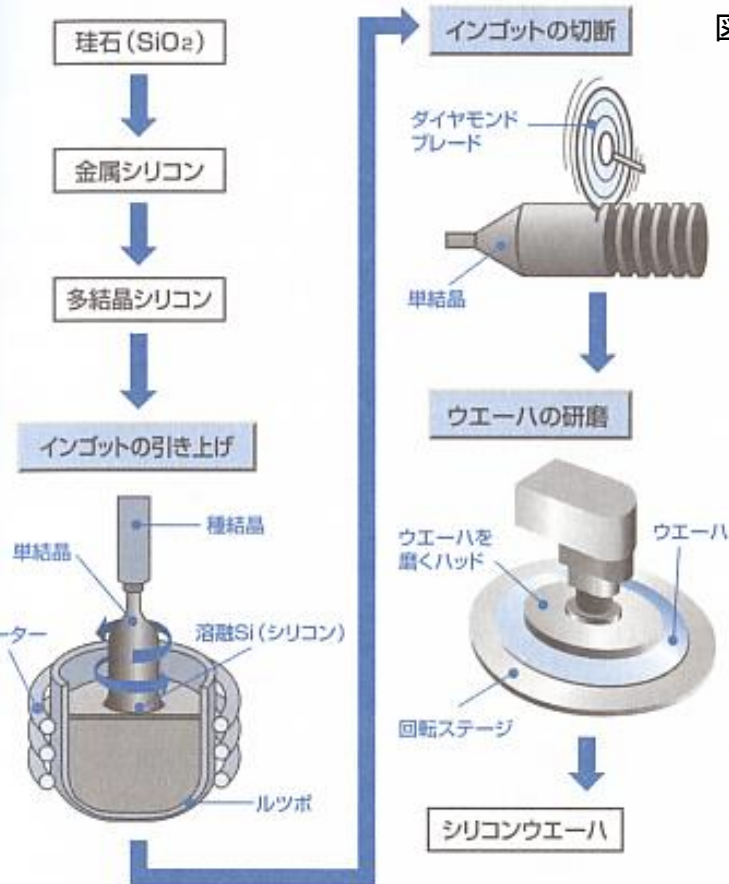
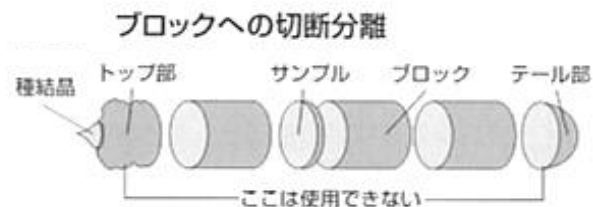
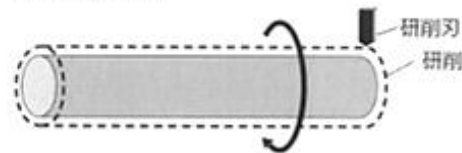


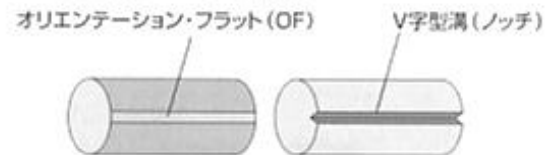
図33-9 シリコンウェーハ製造工程 ⑦



外周の研削



面方位マークの加工



面方位の指定

ウェーハを装置内で処理する場合、この「マーク」を揃えることにより、ウェーハ間で同一の均質な処置を可能にする。また、ウェーハの装置へのローディング時に利用する工程もある。従来は、日本=OF式、米国=ノッチ式だったが、現在はノッチ式に統一される傾向にある。

図33-10 インゴットの分離切断と外周加工 ①

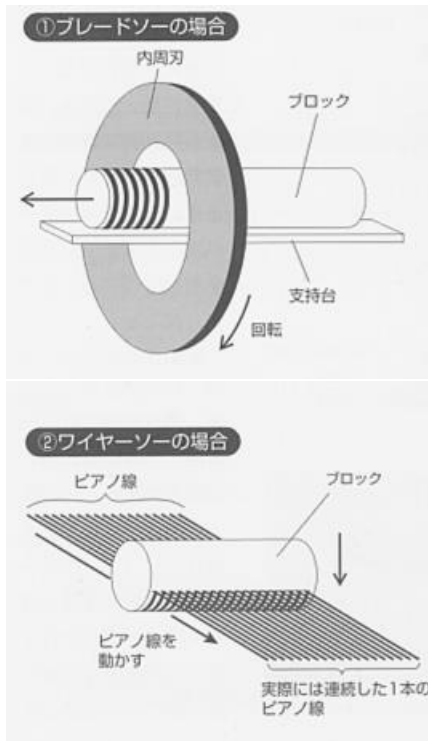


図33-11 インゴットのスライシング ①

ブレードソー:
 インゴット最大直径200mm
 切断面平坦度は良好
ワイヤーソー:
 大口径化に有望
 平坦度はやや劣る

集積回路

集積回路(IC=Integrated Circuit): 回路素子を多数集めて、特定の電氣的・電子的働きをするようにしたもの

半導体集積回路は1つのシリコン単結晶基板の上にトランジスタ、抵抗、コンデンサなどの機能を持った素子を多数アルミ配線で接続している。ICの小型化・微細化が進み、配線の幅は32nm(@2013年)。高集積化により、小型化、多様な機能を同時に搭載、性能アップ、消費電力節減、信頼性向上などを達成

シリコンICは、薄い円盤形のウェーハの上にICを多数作りこみ、これを1個1個のICチップに切り分けてパッケージに収納。チップそのままでは小さすぎてプリント基板への電氣的接続が難しいこと、傷つくおそれが大きいので、パッケージ封入する

ICの種類

表33-1 各種半導体のメリット・デメリット

1. 材料による分類

	メリット	デメリット	主用途
IC - シリコン	単結晶で構造が簡単 大口径ウェーハを作り易い化合物より安い	電子移動度は化合物より低い	メモリ、マイコン、ロジック等の一般的LSI、ULSI
IC - 化合物	高効率半導体レーザ パワー系素子の実現	構造が複雑、製造が難しい	光応用(CD)、マイクロ波送受信、ICテストター(ロジック)

2. 電子の利用方法による分類

IC - MOS	構造が簡単でコストが安い 微細化、高集積化しやすい 低消費電力	スピードが遅い、周波数特性、雑音特性が劣る	メモリ、マイコン、ロジック一般
IC - バイポーラ	高スピード、低雑音 高利得性	(MOSのメリットの反対)	伝送無線用

3. ロジックによる分類

- IC - **デジタル** (1,0のようなとびとびの信号を扱うメモリ、計算、論理演算などの機能)
- IC - **アナログ** (連続的な信号を扱う信号波形に対する変調、増幅、フィルタリングなど)

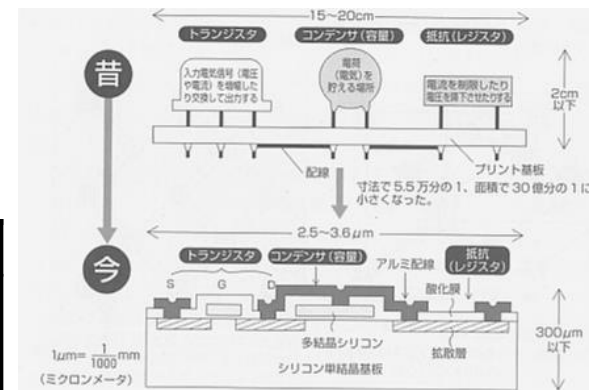


図33-12 ICの変遷と大きさの比較 ①

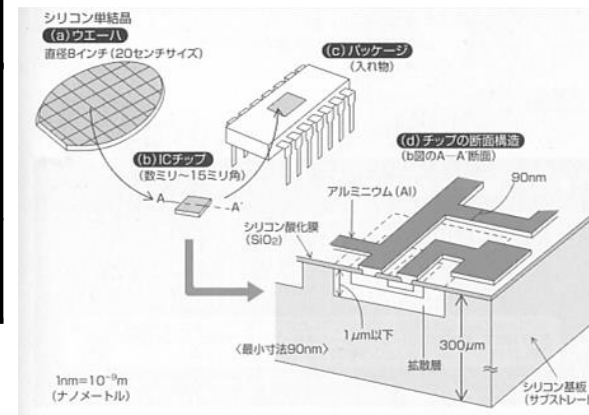


図33-13 ウェーハ/チップ/パッケージの関係 ①

半導体デバイス

ICの機能はメモリ、ロジック、システムLSIなどがある

メモリ: 情報を記憶するIC。記録容量は「ビット」の単位で表示。電源を切ったときに記憶が消える**揮発性メモリ**と保持し続ける**不揮発性メモリ**とがある

ロジック: 理論演算や数値計算を実行するIC。**汎用ロジック**と**専用ロジック**がある
 汎用ロジック—パソコン、デジタル家電、携帯電話などの頭脳部にあたる各種の**CPU**(中央演算処理装置)
 専用ロジック—ユーザ向けに特定され、**ASIC**と呼ばれる

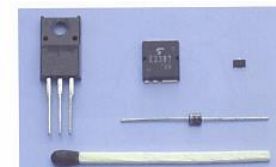
システムLSI: 多数の汎用ICやLSIでシステム機能を実現していたものを1個のチップ上にすべてを取り込んだもの。**SOC**(System on Chip)とも呼ばれる

表33-2 半導体デバイスの種類

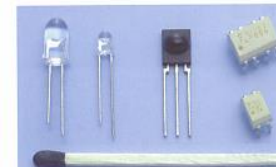
▲印は別項に記述あり

ディスクリット半導体 (個別素子)	ダイオード▲	整流ダイオード▲、スイッチングダイオード、ツェナーダイオード▲
	トランジスタ	バイポーラ▲、FET ▲、IGBT ▲
	サイリスタ/SCR	GTO(Gate Turn-Off Thyristor)、LTT(光トリガサイリスタ)
光半導体	可視LED	発光ダイオード
	半導体レーザ	(半導体の再結合発光を利用したレーザ)
	受光デバイス	フォトダイオード、太陽電池、フォトトランジスタ、CCD、CMOS ▲
	光複合デバイス	フォトカプラ、フォトインタラプタ
	光通信用デバイス	(光通信の分波・合波器、分岐、カプラ、モニタ機器)
ロジックIC	汎用ロジックIC、マイクロプロセッサ、DSP、ASIC、MPR、システムLSI	
アナログIC	電源用IC、オペアンプ、AD-DAコンバータ、モータドライバIC、ディスプレイ用ドライバIC	
メモリ	ROM	マスクROM、PROM(EPROM、OTP)
	RAM	DRAM ▲、SRAM(Static RAM)
	フラッシュメモリ (電気的に書き換え可能、電源を切っても半永久的に情報を記憶し続ける)	

注: ROM=読み出し専用メモリ(不揮発性)、RAM=書き換え可能な記憶装置(揮発性)。コンピュータの主記憶装置に利用、SRAM=パソコンでの高速メモリ、携帯電話に使用されている低消費電力かつ高速作動のRAM SCR=Silicon Controlled Rectifier



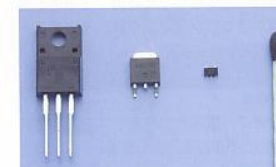
ディスクリット半導体(個別半導体)
ダイオード、トランジスタ、サイリスタ、他



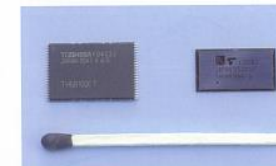
光半導体
LED、受光デバイス、フォトカプラ、他



ロジックIC
汎用ロジックIC、マイクロプロセッサ、他



アナログIC
電源IC、オペアンプ、コンパレータ、他



メモリ
DRAM、フラッシュメモリ、他

図33-14 各種半導体デバイスの形状と大きさ ②

ICの製造工程－前工程

ICの製造工程は**前工程**(素子形成工程/FEOL)と**後工程**(配線形成工程/BEOL)とからなる
(FEOL/BEOL=Front/Back End of Line)

前工程はシリコンウェーハにトランジスタなどの素子や配線を作りこむために何種類ものパターンを順番に形成する工程。フォトリソグラフィ、不純物拡散工程を繰り返し、半導体チップを作る

IC製造の前段階として、**設計**がある。市場や顧客の要求を入力、マスクパターンデータが出力。設計には**製品設計**、**デバイス設計**、**プロセス設計**がある

工程手順: 表33-3 ウェーハ上へのパターン形成の基本プロセス (下記1~6の繰り返し)

No	プロセス	内容
1	成膜(気相成長)	表面に導電性・絶縁性薄膜をCVDにより形成
2	フォトリソグラフィ	回路パターンなどをレーザー光で現像
3	エッチング	感光部分を化学的に腐食させ、除去
4	不純物添加	シリコンウェーハに導電層を形成
5	CMP(化学的機械的研磨)	凹凸のある膜の表面を研磨して平坦化
6	電極金属蒸着	アルミニウム、銅などをウェーハの表面に蒸着することで、電極および配線を取り付ける

このほか、**洗浄工程**(ウェーハの汚れやごみ
を除去)、**検査工程**(パ
ターンの出来ばえや電
気特性をチェック)、**レジス
ト剥離工程**(使用後の
フォトリソレジストを除去)
などがある→**後工程**へ

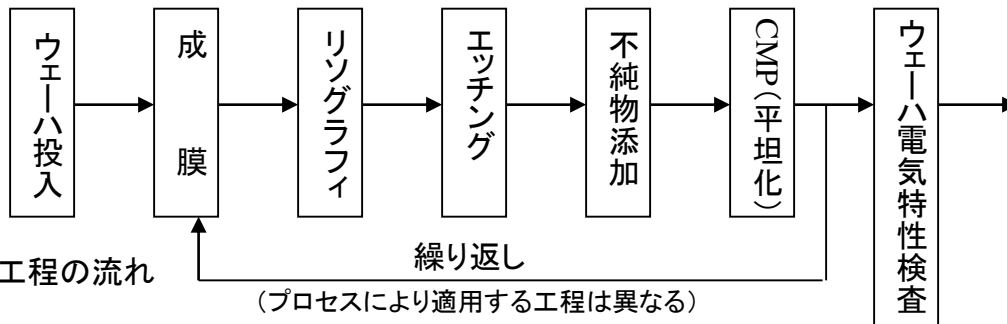


図33-16 前工程の流れ

(プロセスにより適用する工程は異なる)

リソグラフィ: 半導体や液晶の基板作製に用いられる回路パターンなどをレーザー光で現像する装置またはその過程。フォトリソとも呼ばれる感光剤を塗布したシリコン基板上に焼き付けたパターンを書き込んだ遮光材を通してレーザー光を照射する。半導体ウェーハでは露光後感光した部分が化学的に腐食(エッチング)され非露光部のパターンを残す



配線、電極金属の蒸着

図33-15 ウェーハ加工の基本プロセス ②

ICの製造工程－後工程

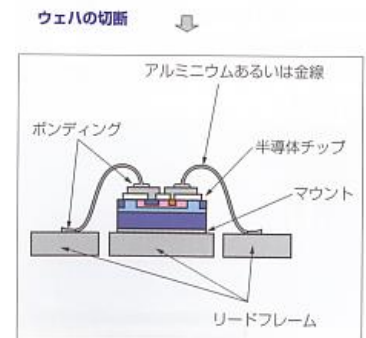
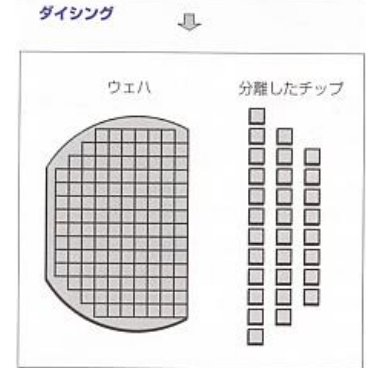
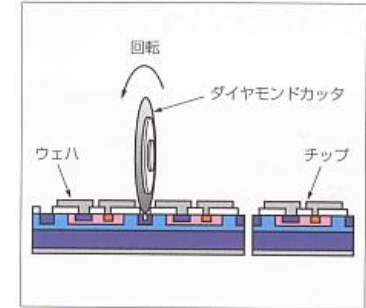
後工程では、ウェーハチップを切り出し、リードフレーム上に乗せ、ワイヤでリードと接続し、さらにモールド樹脂でICチップを包み、テストを行って不良品を除去する。

チップの切り出しからパッケージングまでを「実装」という

工程手順:

→前工程から 表33-4 ICパッケージ形成の基本プロセス

No	プロセス	内 容
1	ダイシング	ウェーハ上に作られた半導体デバイスをカッタで個々のチップに切り出す
2	ダイボンディング	チップをリードフレーム上に取り付ける。「チップマウント」ともいう
3	ワイヤボンディング	チップ上の電極とリードを金線、アルミニウム線などで接続
4	パッケージング (封止)	機械的強度を確保するため、エポキシ樹脂などでボンディング線、半導体チップなどを封じる。(役割: 1.半導体素子(チップ)と外部回路とを電気的に接続、2.湿度や温度等の外部環境からチップを保護し、振動、衝撃による破損やチップの特性劣化を防止、3.チップのハンドリングを容易にする、4.動作時の発熱の放散)
5	選別検査	電気的特性をテストで測定判定し、不良品を除去



チップマウントおよびボンディング

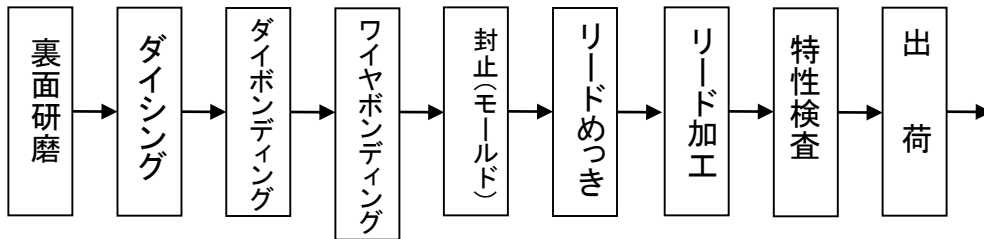


図33-17 後工程の流れ

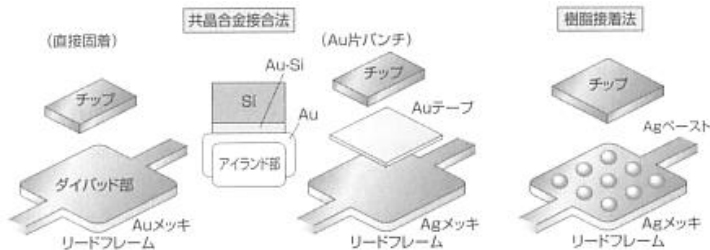
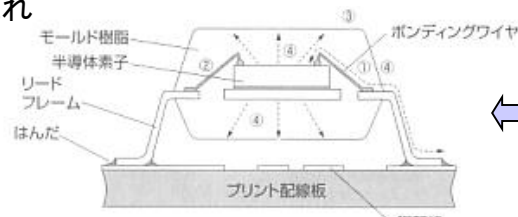


図33-19 各種のダイボンディング方式 ⑤



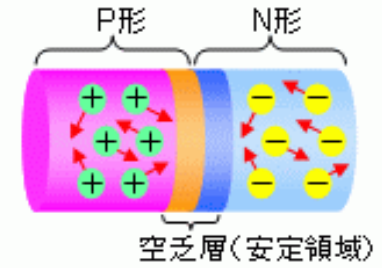
- パッケージング
- ①外部との電気的接続
 - ②素子の外部環境からの保護 (熱、湿気、振動、衝撃)
 - ③素子のハンドリングを容易にする
 - ④素子の放熱

図33-18 実装の手順 ②

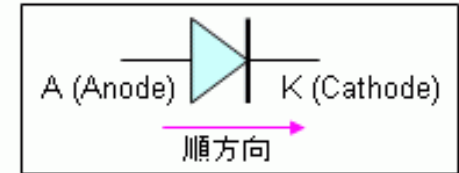
ダイオード

ダイオード(Diode): 整流作用(電流を一定方向にしか流さない作用)を持つ電子素子

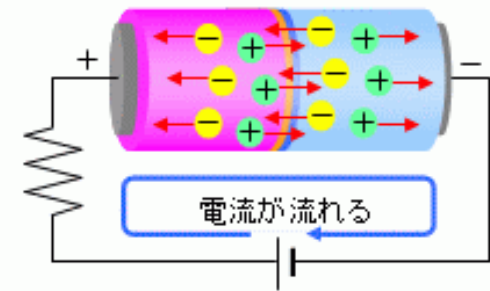
PN接合(ダイオード)



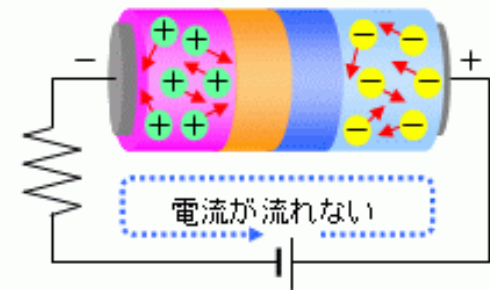
記号



ダイオードの順方向電圧印加



ダイオードの逆方向電圧印加



最初のダイオードは2極真空管で、後に半導体素子である**半導体ダイオード**が開発された。今日では単にダイオードと言えば、通常、半導体ダイオードを指す。整流作用を利用して交・直流変換、検波作用、さらに光-電変換が可能となる

光半導体として、発光ダイオード(LED)、受光ダイオード(フォトダイオード)などがある

ダイオードでは、シリコン又はゲルマニウムに少量のホウ素等の不純物を溶かし込んだ不純物半導体を使用する (NEC ELECTRONICS)

p型とn型の半導体を接合すると接合部分が中性の空乏層という安定領域になる。この両端に、p型側に+、n型側に-の極の電池を接続すると空乏層が狭くなって電流が流れる。電池の極を逆にして接続すると空乏層が広がって電流が流れない。これがダイオードの原理で、交流を直流に変換する整流回路に多く利用されている (NEC ELECTRONICS)

ただし逆方向に、空乏層を突き抜けるだけの電圧をかけると、電流が流れるようになる。この電圧は降伏電圧と呼ばれ、電流に依存せず一定(安定)になる。この電圧を定電圧として利用するのがツェナー・ダイオード。ツェナー・ダイオードは対グランド間に逆方向に設置して、信号線の一定電圧以上のノイズを吸収するような利用をする

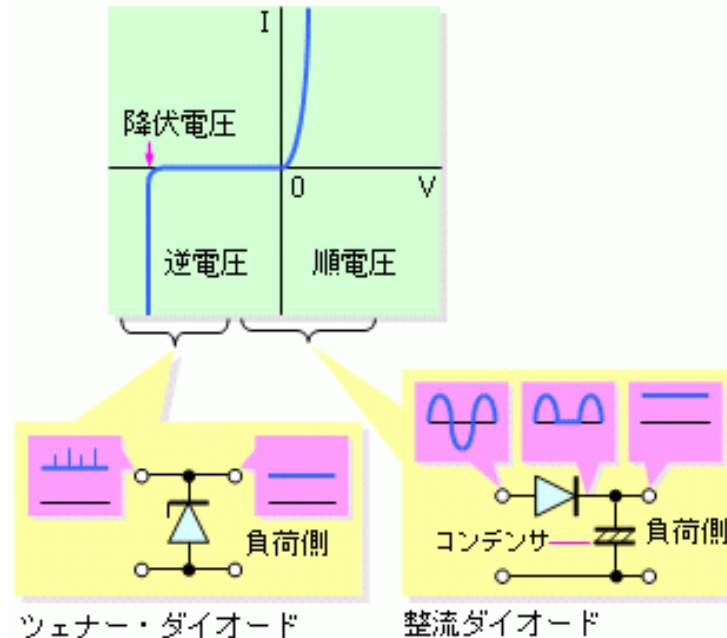
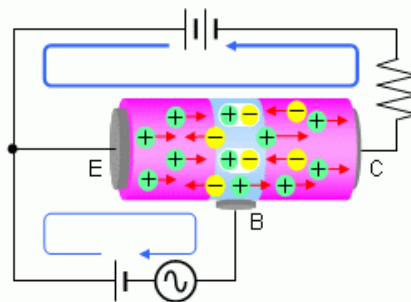
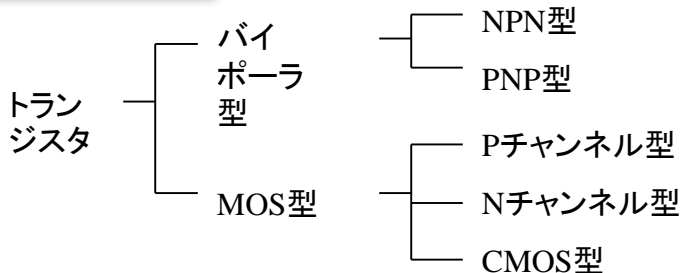


図33-21 ダイオードの特性

図33-20 ダイオードの原理

トランジスタ

トランジスタ (Transistor) : 増幅、またはスイッチ動作をする半導体素子で、近代の電子工学における主力素子



回路図

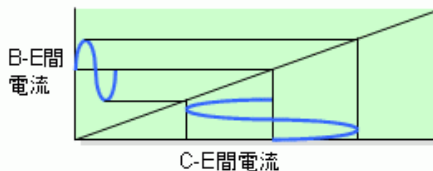
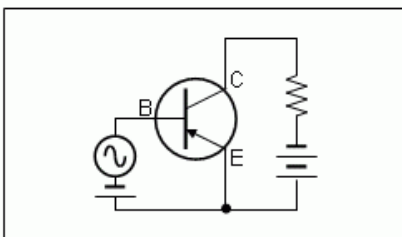
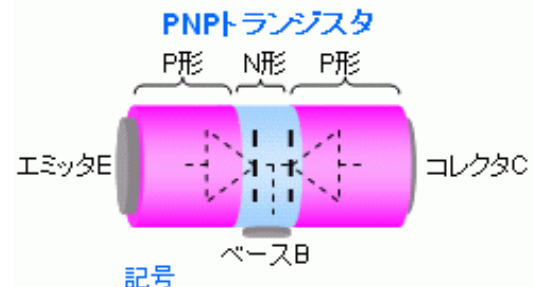
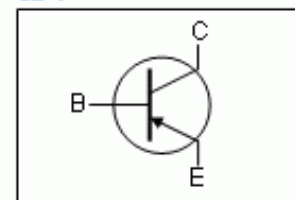


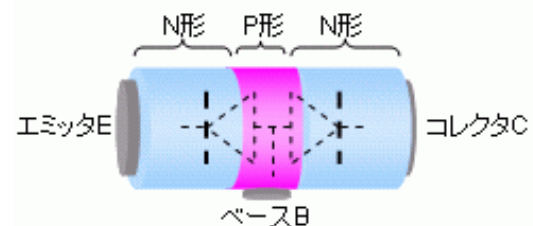
図33-23 トランジスタの増幅作用



記号



NPNTランジスタ



記号

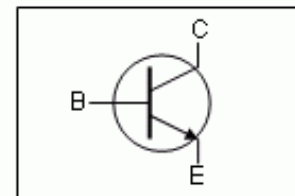


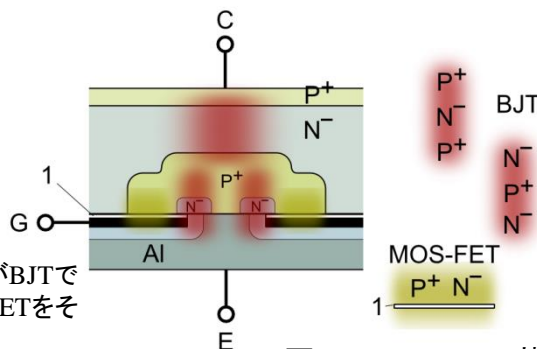
図33-22 PNPトランジスタとNPNトランジスタ

バイポーラトランジスタはp型とn型のダイオードを2つ向かい合わせ、または背中合わせにしたpnp型またはnpn型の2種類の構造がある。これらはエミッタ、ベース、コレクタの3端子の半導体となる

ベース電流 I_B の変化が、C-E間のコレクタ電流 I_C を大きく変化させる。これがバイポーラトランジスタの電流増幅作用 (NEC ELECTRONICS)

バイポーラの特徴は高速動作が可能で、負荷駆動能力が大きいですが、逆に消費電力が大きくなる。半導体開発当初はほとんどがバイポーラ型であったが、現在はMOS型にとって代わられている

IGBT (Insulated gate Bipolar Transistor / 絶縁ゲートバイポーラトランジスタ) : 電力制御用MOS-FETの欠点である高耐圧に伴って高くなるオン抵抗による発熱と、バイポーラトランジスタの低いスイッチング速度という欠点をそれぞれ補うように入力段にMOS-FETを、出力段にバイポーラトランジスタを1つの半導体素子上に構成したもの。大電力の高速スイッチングの電力制御、UPSなどに使用される

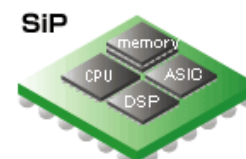


1.酸化膜 赤い部分がBJTで黄色い部分がMOS-FETをそれぞれ構成している

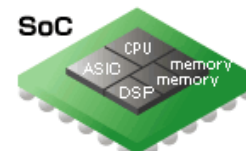
図33-24 IGBTの構造模式図 (Wikipedia)

課題

450mmシリコンウェーハ	シリコンウェーハはシリコンインゴットを厚さ約1mmにスライスしたもの。現在、ウェーハの主力は口径が300mmで、口径の2乗でチップの有効面積が増す。次のステップとして450mmが開発されようとしている。大口径化には露光装置など製造装置、プロセス、生産ラインの更新で膨大な設備投資が必要で、導入採算性を疑問視する意見もある
チップ3D積層技術	ウェーハ上に生成された半導体チップを45μm以下に薄化して、積み重ねて集積度を上げる技術。各層の貫通電極技術、異種材料によるチップの複合化に伴う新生産技術確立が課題。最先端LSIは6～7層(電波新聞2008.12.3)
SiP(エスアイピー) System in Package.	メモリ、コントローラなど複数個の機能の異なるICや受動部品などを組み合わせ、1つのパッケージ内に収めたもの。半導体パッケージ技術をベースとし、小型化、微細化、量産性、低コスト化などを実現する3D実装も可能な実装技術の開発が必要
新型太陽電池	現在の主流はシリコン。GaAs化合物半導体は高効率、高信頼性であるがコスト、資源量、安全性で難点がある。半導体太陽電池に代わって色素増感太陽電池がコスト、性能の点で次世代太陽電池として注目される
薄膜トランジスタ TFT(Thin Film Transistor)	通常のトランジスタがシリコン半導体など単結晶基板上に作られるのに対し、TFTは光を通過させるガラス基板などの上に形成されたアモルファスシリコンや多結晶シリコン薄膜を用いて作られている。LCD(液晶パネル)の表示用素子として多用される



複数のチップを組み合わせ、1つのパッケージに収める



1つのチップ上に複数の機能回路を作り込む

(NEC エレクトロニクス)

図33-28 SiPとSoC

キーワード

DRAM	パソコンの主記憶装置としてもっとも汎用的・大量に使用されているメモリ。電源を切るとデータが消失する揮発性のタイプであるが、電源ONでも一定時間ごとにデータは消失するのでそのリフレッシュ動作が必要。データのa.書き込み、b.記憶保持、c.読出しの働きがある
NANDフラッシュメモリ	電氣的に内容の書き込み/消去ができるメモリの種類で、外部から電気を供給しなくても消えない不揮発性メモリ。一括またはブロック単位で消去を行ってから新たな内容を書き込むことができる。1987年に東芝が提案した。高密度集積が容易で大容量化に適している。プログラム格納用、デジカメの画像記憶、USBメモリなどに適用。NAND型に対してNOR型は集積度は劣るが、ランダム読み出しに有利で携帯電話、ゲーム機のプログラムなどに多用
光デバイス	今日の光関連技術を支える半導体技術利用の製品。発光素子、受光素子、光複合素子などがある。変調器、光スイッチ(光通信において光を0,1のデータにする)、光ファイバアンプなど高速大容量光通信には重要な製品が多い